

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平7-307620

(43)公開日 平成7年(1995)11月21日

(51)Int.Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 3 D 1/18	A			
G 0 1 R 19/04	B			
H 0 1 S 3/096				
H 0 4 B 10/14				
			H 0 4 B 9/ 00	S
審査請求 未請求 請求項の数 4 O L (全 8 頁) 最終頁に続く				

(21)出願番号 特願平6-97123  
(22)出願日 平成6年(1994)5月11日

(71)出願人 000005223  
富士通株式会社  
神奈川県川崎市中原区上小田中1015番地  
(72)発明者 千葉 孝也  
北海道札幌市中央区北一条西2丁目1番地  
富士通北海道デジタル・テクノロジー株  
式会社内  
(72)発明者 村上 典生  
北海道札幌市中央区北一条西2丁目1番地  
富士通北海道デジタル・テクノロジー株  
式会社内  
(74)代理人 弁理士 井桁 貞一

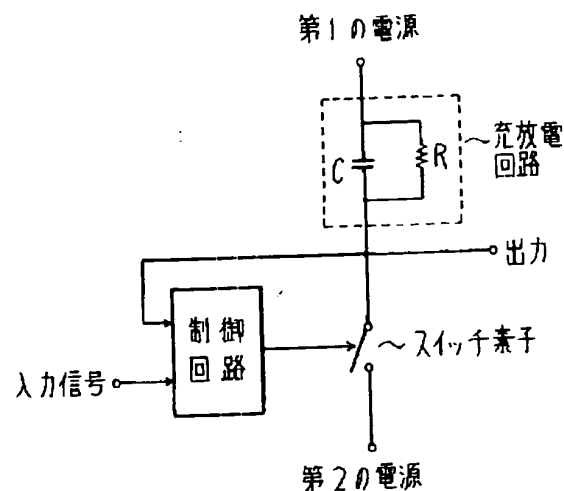
(54)【発明の名称】 ボトム検出回路

(57)【要約】

【目的】 ボトム検出回路に関し、簡単な回路構成により" L " レベル入力信号のボトム値を検出し、その電圧を保持できるボトム検出回路を提供する。

【構成】 コンデンサと抵抗又はコンデンサと定電流源とを並列接続して構成され、並列構成の一端が第1の電源に接続されると共に他端がスイッチ素子の一端に接続され、スイッチ素子がオン時にはスイッチ素子を介して放電しオフ時には第1の電源により充電する充放電回路と、充放電回路の他端と第2の電源の間に接続され制御回路の出力によりオン／オフするスイッチ素子と、二入力端子の一方が充放電回路とスイッチ素子との接続箇所に接続され、他方に加えられた" L "又は" H " レベルの入力信号に応じてスイッチ素子をオン又はオフするための制御信号を出力する制御回路とを有し、充放電回路の他端とスイッチ素子との接続箇所から" L " レベル入力信号のボトム値を出力し保持する。

本発明の原理図



1

## 【特許請求の範囲】

【請求項1】 コンデンサと抵抗又はコンデンサと定電流源とを並列接続して構成され、該並列構成の一端が第1の電源に接続されると共に他端がスイッチ素子の一端に接続され、該スイッチ素子がオン時には該スイッチ素子を介して放電しオフ時には該第1の電源により充電する充放電回路と、

該充放電回路の他端と第2の電源の間に接続され制御回路の出力の制御信号によりオン/オフするスイッチ素子と、

二入力端子の一方が該充放電回路と該スイッチ素子との接続箇所に接続され、他方に加えられた“L”又は“H”レベルの入力信号に応じて該スイッチ素子をオン又はオフするための制御信号を出力する制御回路とを有し、

該充放電回路の他端と該スイッチ素子との接続箇所から該“L”レベル入力信号のボトム値を出力し保持することを特徴とするボトム検出回路。

【請求項2】 第1の電源とスイッチ素子の一端の間に接続された定電流源と、該定電流源と該スイッチ素子との接続箇所と第2の電源の間に接続されたコンデンサとで構成され、該スイッチ素子がオン時には該スイッチ素子を介して放電しオフ時には該定電流源により充電する充放電回路と、

該定電流源と第2の電源の間に接続され、制御回路の出力の制御信号によりオン/オフするスイッチ素子と、

二入力端子の一方が該定電流源と該スイッチ素子との接続箇所に接続され、他方に加えられた“L”又は“H”レベルの入力信号に応じて該スイッチ素子をオン又はオフするための制御信号を出力する制御回路とを有し、

該定電流源の他端と該スイッチ素子との接続箇所から該“L”レベル入力信号のボトム値を出力し保持することを特徴とするボトム検出回路。

【請求項3】 前記制御回路は、対向して配置した2個のトランジスタと該各トランジスタに負荷として縦続接続したトランジスタとで構成される差動対回路であり、前記スイッチ素子は、該負荷として縦続接続した一方のトランジスタとカレントミラー回路を構成するトランジスタであることを特徴とする請求項1又は請求項2に記載のボトム検出回路。

【請求項4】 前記スイッチ素子としてのトランジスタと差動対回路における負荷としての一方のトランジスタの間に接続され、該負荷としてのトランジスタとカレントミラー回路を構成するトランジスタを設けたことを特徴とする請求項3に記載のボトム検出回路。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】 光通信の送信回路ではレーザダイオード(LD)の出力レベルを一定に保つためにAPC回路が使用されるが、本発明は、このAPC回路に用いられるピーク検出回路に代わるものとして、反転信号の

2

入力時に“L”レベル入力信号のボトム値を検出して保持するためのボトム検出回路に関するものである。

【0002】

【従来の技術】 図11は一例の光通信の送信回路のブロック図である。光通信の送信回路では、LDの出力レベルを一定に保つためのAPC機能が要求される。図において、LD1の発光出力の一部がフォトダイオード(PD)2により電流パルスに変換され、電流電圧変換部3で電圧に変換し、ピーク検出部4でその信号のピーク値を検出してその電圧を保持する。オペアンプ5で上記ピーク値と基準電圧Vrefと比較し、生成される制御信号をLD駆動部6に加えLD出力を一定に保つことにより、APC機能が達成される。

【0003】 図12は従来例のピーク検出部4の回路図である。図で比較器7の+端子には電流電圧変換部3の出力電圧を加え、-端子には抵抗RとコンデンサCを並列接続した回路の一端を加える。+端子入力信号が“L”レベルから“H”レベルに変わったとき比較器7の出力によりスイッチ8をオン(ON)することによりコンデンサCに定電流源9からの電流が充電され、コンデンサCの一端は一定電位となり、この電位がピーク値出力となる。

【0004】 次に+端子への入力信号が“H”から“L”レベルに変わると、スイッチ8はオフとなり、コンデンサCの充電電荷が抵抗Rを通して放電する。そこでCとRの値を適当に(大きい値に)定めることにより、図13に示すように出力電圧を一定値に保持することができる。

【0005】

【発明が解決しようとする課題】 しかしながら上述したピーク検出部の回路構成においては、前段の電流電圧変換部の出力が非反転出力でなければピーク値の検出ができなかった。このため前段回路の出力が反転信号のときには、その反転信号を非反転信号に変換しなければならず、それでは回路規模が大きくなるうえ、誤差や遅延等による障害が生じてしまうという問題があった。

【0006】 したがって本発明は、前段回路の出力が反転信号である場合に、簡単な回路構成により、“L”レベル入力信号のボトム値を検出し、その電圧を保持できるボトム検出回路を提供することを目的とする。

【0007】

【課題を解決するための手段】 上記問題点は図1に示す回路構成によって解決される。図1において、

(請求項1) コンデンサと抵抗又はコンデンサと定電流源とを並列接続して構成され、該並列構成の一端が第1の電源に接続されると共に他端がスイッチ素子の一端に接続され、該スイッチ素子がオン時には該スイッチ素子を介して放電しオフ時には該第1の電源により充電する充放電回路と、該充放電回路の他端と第2の電源の間に接続され制御回路の出力の制御信号によりオン/オフするスイッチ素子と、二入力端子の一方が該充放電回路

3

と該スイッチ素子との接続箇所とに接続され、他方に加えられた“L”又は“H”レベルの入力信号に応じて該スイッチ素子をオン又はオフするための制御信号を出力する制御回路とを有し、該充放電回路の他端と該スイッチ素子との接続箇所から該“L”レベル入力信号のボトム値を出力し保持するように構成する。

【0008】(請求項2) 第1の電源とスイッチ素子の一端の間に接続された定電流源と、該定電流源と該スイッチ素子との接続箇所と第2の電源の間に接続されたコンデンサとで構成され、該スイッチ素子がオン時には該スイッチ素子を介して放電しオフ時には該定電流源により充電する充放電回路と、該定電流源と第2の電源の間に接続され、制御回路の出力の制御信号によりオン/オフするスイッチ素子と、二入力端子の一方が該定電流源と該スイッチ素子との接続箇所とに接続され、他方に加えられた“L”又は“H”レベルの入力信号に応じて該スイッチ素子をオン又はオフするための制御信号を出力する制御回路とを有し、該定電流源の他端と該スイッチ素子との接続箇所から該“L”レベル入力信号のボトム値を出力し保持するように構成する。

【0009】(請求項3) 前記請求項1又は請求項2に記載の制御回路を、対向して配置した2個のトランジスタと該各トランジスタに負荷として縦続接続したトランジスタとで構成される差動対回路により構成し、スイッチ素子を、該負荷として縦続接続した一方のトランジスタとカレントミラー回路を構成するトランジスタにより構成する。

【0010】(請求項4) 前記請求項3に記載のボトム検出回路において、スイッチ素子としてのトランジスタと差動対回路における負荷としての一方のトランジスタの間に接続され、該負荷としてのトランジスタとカレントミラー回路を構成するトランジスタを設ける。

【0011】

【作用】図1において、(請求項1) 第2の電源を例えばアース電位とする。入力信号が“L”レベルのとき制御回路によりこのスイッチ素子はオンして、充放電回路の他端とスイッチ素子との接続箇所から“L”レベル、即ち入力信号のボトム値を出力する。次に、入力信号が“H”レベルになると、スイッチ素子はオフして、充放電回路のコンデンサは第1の電源により充電される。そこで、充放電回路の時定数CRを大きい値に設定することにより、出力の“L”レベルは保持される。上記動作を繰り返すことにより、“L”レベル入力信号のボトム値を検出し保持することができる。

【0012】又、充放電回路の抵抗Rを微小電流の定電流源で置き換えても上記と同じ動作を行う。

(請求項2) 上記請求項1における充放電回路の定電流源を第1の電源とスイッチ素子の一端の間に接続し、コンデンサを該定電流源とスイッチ素子の接続箇所と第2の電源の間に接続した構成としたものであり、請求項

4

1と同じ動作をするためその説明を省略する。

【0013】(請求項3) 前記制御回路を、対向して配置した2個のトランジスタと該各トランジスタに負荷として縦続接続したトランジスタとで構成される差動対回路により構成し、前記スイッチ素子を、該負荷として縦続接続した2個のうちの一方のトランジスタとカレントミラー回路を構成するトランジスタにより構成したものである。

【0014】差動対回路の一方の側のトランジスタに入力した信号が“L”レベルのときこのトランジスタはオンし、このトランジスタに負荷として縦続接続したトランジスタもオンするように構成すれば、この負荷トランジスタとカレントミラー回路を構成するスイッチ素子としてのトランジスタもオンする。この結果、上記請求項1の場合と同様にして“L”レベル入力信号のボトム値を検出し保持することができる。

【0015】(請求項4) 差動対回路の一方のトランジスタに“L”レベル信号を加えたとき該トランジスタには電流が流れ、対向するトランジスタには殆ど電流が流れないが、僅かに流れる。新に設けたトランジスタが、この対向するトランジスタに縦続接続した負荷としてのトランジスタとカレントミラー回路を構成するため、この新に設けたトランジスタにも僅かに電流が流れる。

【0016】スイッチ素子としてのトランジスタには、上記“L”レベル信号を加えた一方のトランジスタに流れる電流と上記新に設けたトランジスタに流れる電流との差に等しい電流が流れる。この結果、スイッチ素子に流れる過渡状態の変化時間を短くでき、ボトム電圧検出を高速に行うことができる。

【0017】

【実施例】図2は本発明の第1の実施例のボトム検出回路図である。図において、p型のMOS電界効果トランジスタ(FET)Tr11と12は共通のソースが定電流源15に接続され、各Tr11、12のドレインにはそれぞれn形のTr13、14が負荷として接続されて差動増幅器10を構成し、Tr13、14は電圧フォロアとして動作する。定電流源15の他端は例えば+5Vの電源に接続され、Tr13、14の共通のソースはアース電位に接続される。

【0018】Tr11のゲートに“L”レベルの反転パルス信号が入力されると、Tr11はオン(ON)して(このときTr12はオフ(OFF)で微小電流が流れている)、Tr11とTr13には電流 $I_1$ が流れる。Tr13とカレントミラー回路を構成するn型のTr16もオンして、Tr16には電流 $I_1$ に等しいコンデンサCからの放電電流 $I_c$ が流れる。このとき出力電圧は電圧フォロアの出力に対応して、入力信号(“L”)に等しい電圧、即ちボトム値を出力する。

【0019】次にTr11のゲートに“H”レベル信号が入力されると、Tr11がオフするためTr13とTr16もオフし放電電流が止まる。出力電圧は+V電源により抵抗

Rを介してコンデンサCに充電される電圧によって変わるが、CRの時定数を十分大きい値に設定することにより、ボトム電圧が保持される。この繰り返しによりボトム電圧の検出と保持が可能となり、図3に示すような動作特性が得られる。

【0020】図3を用いてボトム検出動作について更に詳しく説明する。図3において、(イ)はPD2の出力電流を、説明の便宜のために小→大→小と変化する場合について示している。PD2の出力のパルス電流が図の①→②→③と増加したとき電流電圧変換部3の出力電圧  $V_1$  は、図の(ロ)に示すように例えば基準電圧(～2V)から反転して順次負方向に増加する電圧となる。

【0021】この電圧  $V_1$  が図2に示す差動増幅器10のTr 11のゲートに加えられると、例えば①、②のパルスは完全な“L”レベルではないがTr 11に電流  $I_1$  が流れる。差動増幅器10を高利得動作を行うように設計しておくと、この差動増幅器10は飽和動作を行って、負荷としてのTr 13の出力、即ちTr 16のゲートの電圧は図3の(ハ)に示すように飽和したパルス電圧となる。PD電流パルスが③になって電流電圧変換部3の出力電圧が完全な“L”レベルに達するまでゲート電圧は飽和したパルス電圧となる。このため、Tr 16には図3の(ニ)に示すような電流  $I_c$  が流れる。

【0022】この結果、Tr 16がオンしたときにはコンデンサCの充電電荷が放電し、オフ時にはコンデンサCに充電されるため、図3の(ホ)に示すようなボトム電圧が出力され保持される。

【0023】次に、図3の(イ)の④～⑦に示すようにPD電流の振幅が一定値を持続する場合には、ボトム検出出力電圧  $V_2$  も同図(ホ)に示すようにほぼ一定となり、この電圧がTr 11と対向するTr 12のゲートに加えられるため、Tr 11には電流  $I_1$  は殆ど流れなくなる。ただし、コンデンサCと抵抗Rの時定数により生ずるボトム電圧の僅かな変化分によりTr 11には少し電流が流れる。このため、負荷としてのTr 13の出力電圧としては、動作のしきい値電圧  $V_{th}$  より少し大きい電圧が発生する(同図(ハ)参照)。しかしTr 16の電流  $I_c$  は殆ど0である。

【0024】次に、図3の(イ)の⑧、⑨に示すようにPD電流が減少した場合、電流電圧変換部3の出力電圧も減少する(同図(ロ)参照)。このため、Tr 11には電流  $I_1$  は流れず、Tr 16のゲート電圧はしきい値電圧  $V_{th}$  以下の一定値となってTr 16には電流  $I_c$  は殆ど流れず、コンデンサCには抵抗Rを通して充電が行われ、ボトム検出電圧は図3の(ホ)に示すように正方向に増加していく。このようにして、電流電圧変換部3の出力電圧(図3の(ロ))のボトム電圧を検出することができる。

【0025】図4は本発明の第2の実施例のボトム検出回路図である。図の回路は、前述した図2の回路の充放

電部の抵抗Rを定電流源17で置き換え、この定電流源17を微小電流源とすることにより、入力信号のボトム値を検出し、その電圧を保持するようにしたものである。即ち、Tr 11のゲートに“L”レベルの反転パルス信号が入力したときにはTr 11がオンするため、Tr 13とTr 16がオンしてTr 16に電流  $I_1$  に等しい電流  $I_c$  が流れる。次に、Tr 11への信号が“H”のときにはTr 11、Tr 13、Tr 16がオフして、微小電流源17によってコンデンサCは充電されるが、Cの値を十分大きくすることにより、ボトム電圧値が保持される。

【0026】図5は本発明の第3の実施例のボトム検出回路図である。図の回路は、図4の回路のコンデンサCをTr 16のドレインとアース間に接続することにより、入力信号のボトム値を検出し、その電圧を保持するようにしたものである。その動作は前述した図4の回路動作と同様にして説明できるため、その説明を省略する。

【0027】図6は本発明の第4の実施例のボトム検出回路図である。図の回路は、前述した図5の差動増幅器10とTr 16の間にTr 18を設け、負荷としてのTr 13と対の関係にあるTr 14のゲートとTr 18のゲートを接続したものである。Tr 14とTr 18とはカレントミラー回路を構成するため、Tr 18にはTr 14に流れる電流  $I_2$  と同じ電流が流れる。Tr 13に流れる電流  $I_1'$  は、Tr 11に流れる電流  $I_1$  からTr 18に流れる電流  $I_2$  を差し引いた電流、即ち  $I_1' = I_1 - I_2$  となり、このTr 13とカレントミラー回路を構成するTr 16にも  $I_1'$  に等しい電流  $I_c = I_1 - I_2$  が流れる。

【0028】即ち、図7に示すように、Tr 11、Tr 18に流れる電流  $I_1$ 、 $I_2$  は、Tr の固有の特性により、オンからオフ又はオフからオンに変わるとき過渡状態の電流が流れる。このため、例えばTr 11(電流  $I_1$ )がオンからオフに変わるとき、電流  $I_c$  は  $I_1$  と  $I_2$  の差分として得られるため、 $I_1$  のように尾を引くことなく短時間にオンからオフに変化する。

【0029】図8は本発明の第5の実施例のボトム検出回路図である。前述した図6の差動増幅器10の各Tr 11～14の型に対して、図8に示すように差動増幅器10'を構成するTr 11'～Tr 14'の型を入れ換えたとき、点線で囲んで示す回路19を付加することにより、図7に示した  $I_c = I_1 - I_2$  の特性を実現するものである。この回路は、特に入力電圧が高めのときに効果を発揮する。

【0030】図において、n型のTr 11'のゲートに“L”レベルの反転パルス信号が入力されると、Tr 11'はオフし(実際は微小電流が流れる)、他方のTr 12'はオンして電流  $I_1$  が流れる。Tr 12'の負荷としてのp型のTr 14'にも同じ電流が流れ、このTr 14'とカレントミラー回路を構成するTr 20にも同じ電流  $I_1$  が流れる。

【0031】一方、Tr 13'には電流  $I_2$  は殆ど流れず、このTr 13'とカレントミラー回路を構成するTr 21にも電流  $I_2$  は殆ど流れない。Tr 21と直列接続されるTr

7

24にも電流 $I_2$ は殆ど流れず、この $\text{Tr}24$ とカレントミラー回路を構成する $\text{Tr}23$ にも電流 $I_2$ は殆ど流れない。この結果、 $\text{Tr}22$ に流れる電流 $I_1'$ は、 $I_1' = I_1 - I_2$ となり、 $\text{Tr}22$ とカレントミラー回路を構成する $\text{Tr}16$ には、 $I_c = I_1' = I_1 - I_2$ が得られる。

【0032】上記図2～図8の回路では、 $\text{Tr}16$ がオフのときでも微小電流 $I_c$ が流れるため、図10に示すように出力信号(実線)のDCレベルが、入力信号(点線)の“B”とはずれた値となることがある。この入力信号の“H”に対応するDCレベルを使用する場合には、このずれ分が問題となる。このためこのずれ分を無くするために、図9に示すボトム検出回路を提案する。図9の回路は、図8の回路に、点線で囲んで示す回路25を付加したものである。

【0033】図において、p型の $\text{Tr}26$ および $\text{Tr}27$ のゲートに加えたしきい値電圧 $V_{th}$ が $\text{Tr}26$ のゲート・ソース間電圧 $V_{gs}$ より大のとき、 $\text{Tr}26$ はオフとなり、これと直列に接続された $\text{Tr}22$ もオフとなり、この $\text{Tr}22$ とカレントミラー回路を構成する $\text{Tr}16$ もオフとなる。この結果、電流 $I_c = 0$ とできるため、図10に示すようなずれ分を無くして、DCレベルを高精度に検出することが可能となる。

【0034】尚、上記各実施例においては、MOS電界効果トランジスタを用いた場合について説明したが、バイポーラトランジスタを用いた場合にも本発明を適用できることは言うまでもない。

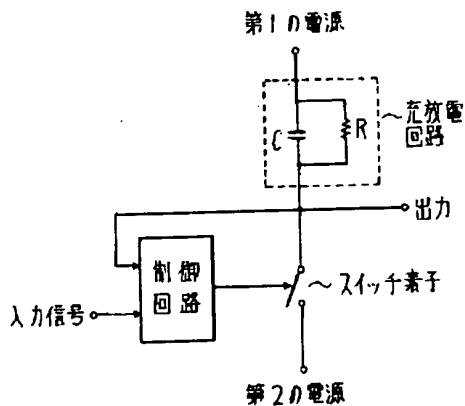
【0035】

【発明の効果】以上説明したように本発明によれば、簡単な回路構成により、“L”レベル入力信号のボトム値を検出し保持することができる。

【図面の簡単な説明】

【図1】

本発明の原理図



8

【図1】は本発明の原理図、

【図2】は本発明の第1の実施例のボトム検出回路図、

【図3】は実施例の動作特性を示す図、

【図4】は本発明の第2の実施例のボトム検出回路図、

【図5】は本発明の第3の実施例のボトム検出回路図、

【図6】は本発明の第4の実施例のボトム検出回路図、

【図7】は第4の実施例の動作説明図、

【図8】は本発明の第5の実施例のボトム検出回路図、

【図9】は本発明の第6の実施例のボトム検出回路図、

【図10】は第6の実施例におけるDCレベルのずれ分を説明するための図、

【図11】は一例の光通信の送信回路のブロック図、

【図12】は従来例のピーク検出部の回路図、

【図13】は従来例のピーク検出部の動作特性を示す図である。

【符号の説明】

1はLD、

2はPD、

3は電流電圧変換部、

4はピーク検出部、

5はオペアンプ、

6はLD駆動部、

7は比較部、

8はスイッチ、

9、15は定電流源、17は微小電流の定電流源、

10、10'は差動増幅器、

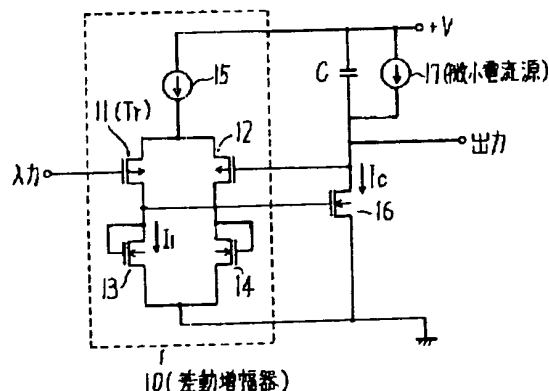
11、12、13'、14'、20、21、26、27はp型のMOS FET、

11'、12'、13、14、16、18、22、23、24はn型のMOS FET、

示す。

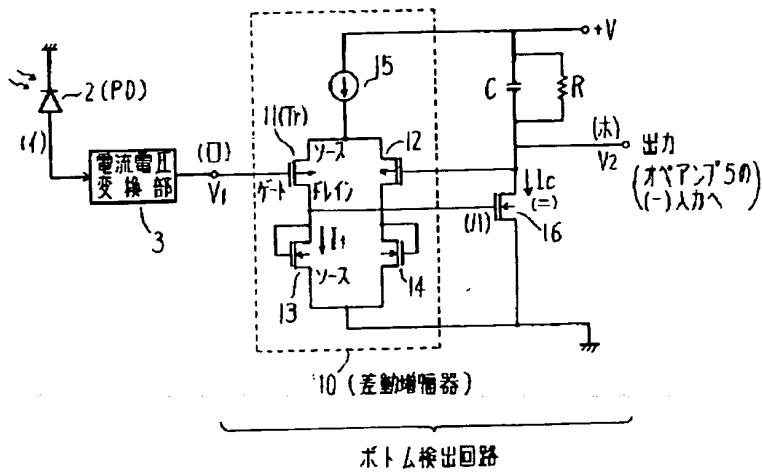
【図4】

本発明の第2の実施例のボトム検出回路図



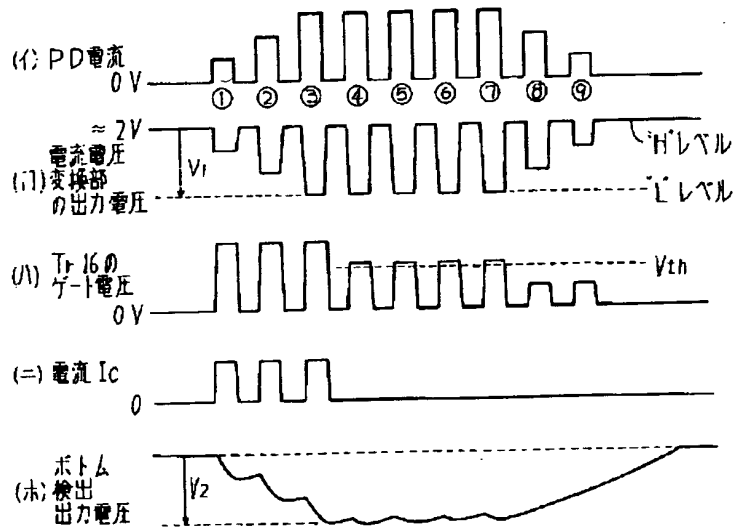
【図2】

本発明の第1の実施例のボトム検出回路図



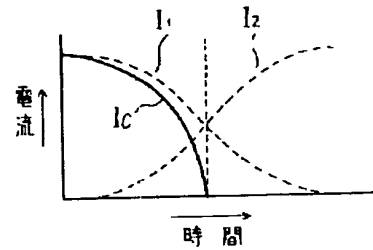
【図3】

実施例の動作特性を示す図



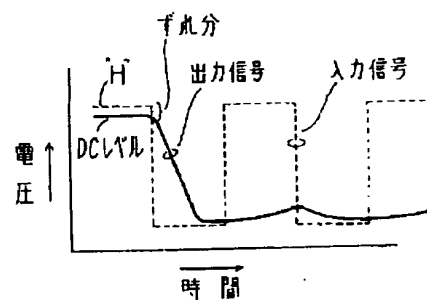
【図7】

第4の実施例の動作説明図



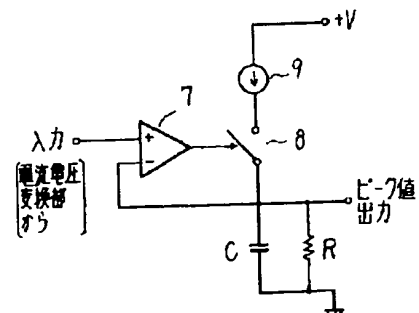
【図10】

第6の実施例におけるDCレベルのずれ分を説明するための図



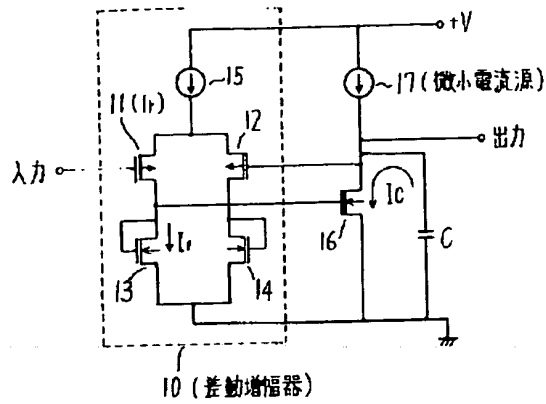
【図12】

従来例のピーク検出部の回路図



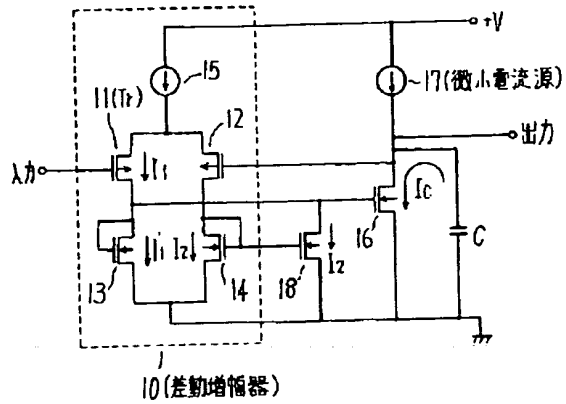
【図5】

本発明の第3の実施例のボトム検出回路図



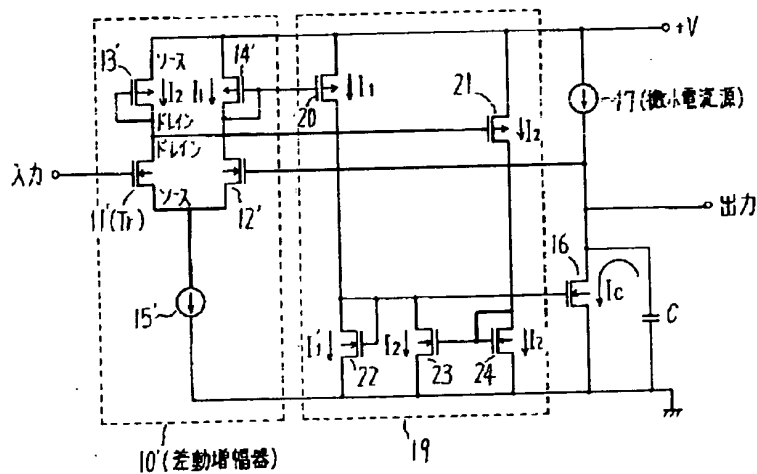
【図6】

本発明の第4の実施例のボトム検出回路図



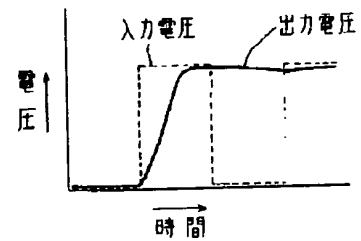
【図8】

本発明の第5の実施例のボトム検出回路図



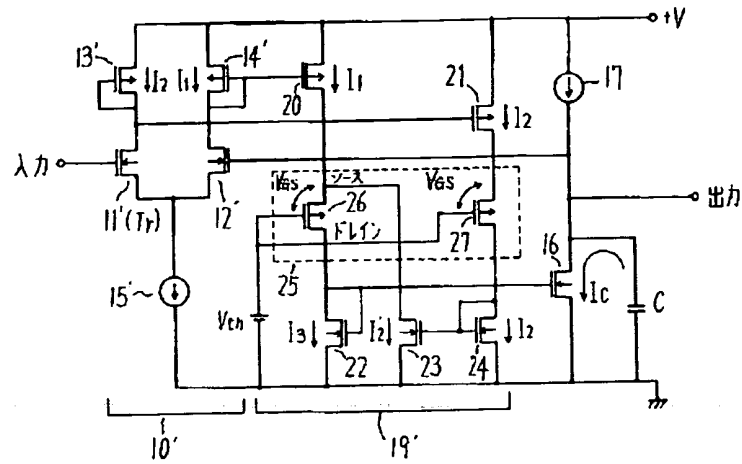
【図13】

従来例のピーク検出部の動作特性を示す図



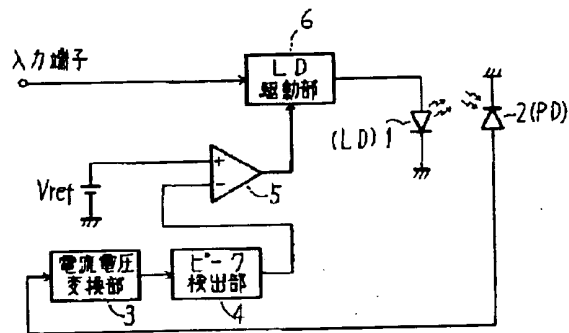
【図9】

本発明の第6の実施例のボトム検出回路図



【図11】

一例の光通信の送信回路のブロック図



フロントページの続き

(51) Int. Cl. 6

H 0 4 B 10/06

10/04

識別記号

庁内整理番号

F I

技術表示箇所